

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **63015422 A**

(43) Date of publication of application: **22.01.1988**

(51) Int. Cl **H01L 21/306**

(21) Application number: **61160151**

(22) Date of filing: **08.07.1986**

(71) Applicant: **KOMATSU LTD**

(72) Inventor: **TABUCHI TOSHIHIRO**

### (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

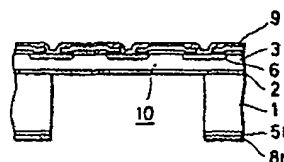
#### (57) Abstract:

**PURPOSE:** To form an silicon thin-film section having thickness having high precision with excellent reproducibility by using an SOI substrate as a starting material and conducting selective etching through anisotropic etching, employing a nitride film or an oxide film as an etching preventive layer from the substrate side.

**CONSTITUTION:** Pressure-sensitive resistance layers 6 and a wiring pattern are formed to the surface, and a first silicon oxide film 5b and a second silicon nitride film 8b on the back side of an SOI substrate are patterned through photolitho-etching. A first silicon ni-

tride film 2 is exposed through anisotropic etching by a potassium hydroxide liquid, using the patterns of the first silicon oxide film and the second silicon nitride film as masks, and a thin section 10 as a diaphragm is shaped, thus completing a semiconductor pressure sensor. The first silicon nitride film functions as an excellent etching stopping layer at that time, thus easily controlling thickness with superior reproducibility and high accuracy without precisely controlling the etching time.

COPYRIGHT: (C)1988,JPO&Japio



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭63-15422

⑫ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)1月22日

H 01 L 21/306

B-8223-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体装置の製造方法

⑮ 特 願 昭61-160151

⑯ 出 願 昭61(1986)7月8日

⑰ 発 明 者 田 淵 俊 宏 神奈川県平塚市横内1985-1

⑱ 出 願 人 株式会社小松製作所 東京都港区赤坂2丁目3番6号

⑲ 代 理 人 弁理士 木村 高久

## 明 細 書

### 1. 発明の名称

半導体装置の製造方法

### 2. 特許請求の範囲

(1) シリコン薄膜部を有する半導体装置の製造方法において、

出発材料として、シリコン基板表面に絶縁膜として窒化膜又は酸化膜を形成すると共に更にシリコン薄膜を形成してなるSOI(Silicon on insulator)基板を用い、

前記絶縁膜をエッチング停止層として、前記SOI基板の所定の領域をシリコン基板側から異方性エッチングにより選択的にエッチングすることにより、前記シリコン薄膜部を形成するエッチング工程を含むことを特徴とする半導体装置の製造方法。

(2) 前記窒化膜は、窒化シリコン(Si<sub>3</sub>N<sub>4</sub>)からなることを特徴とする特許請求の範囲第(1)項記載の半導体装置の製造方法。

(3) 前記窒化膜は、窒化ホウ素(BN)からなることを特徴とする特許請求の範囲第(1)項記載の半導体装置の製造方法。

(4) 前記酸化膜は、酸化シリコン(SiO<sub>2</sub>)からなることを特徴とする特許請求の範囲第(1)項記載の半導体装置の製造方法。

(5) 前記異方性エッチング工程は、水酸化カリウム(KOH)をエッチャントとする工程であることを特徴とする特許請求の範囲第(1)項乃至第(4)項のいずれかに記載の半導体装置の製造方法。

### 3. 発明の詳細な説明

(産業上の利用分野)

本発明は、半導体装置の製造方法に関り、特に、シリコンの薄膜部と該薄膜部に延設された支筋部とを含む半導体装置の製造方法に関する。

(従来技術およびその問題点)

半導体技術の進歩に伴い、シリコンやゲルマニウム等の半導体のもつピエゾ抵抗効果を利用した半導体圧力センサが、近年注目されてきている。

半導体圧力センサにはいろいろな構造が提案されているがなかでも最も広く用いられているのは、第3図に示す如く、感圧抵抗層としての拡散層101aを具えた単結晶シリコンからなるダイヤフラム101を台座102に接着固定したダイヤフラム型の圧力センサである。103は接着層である。

この圧力センサは、ダイヤフラムが圧力を受けて歪を生じることにより発生する抵抗値の変化を検出するものである。従って圧力に応じて正しい歪を生じ得るようなダイヤフラムを形成する必要がある。このため、ダイヤフラムの厚さは均一である必要があり、又、設計値通りの厚さである必要がある。

製造に際しては、通常、シリコン基板内に感圧抵抗層としての拡散層101aあるいは電極（図示せず）等を形成した後、前記シリコン基板表面をレジストで被覆保護すると共に、表面にレジストRのパターンをホトリソ法によって形成する。（第4図(a)）

ものを出発材料とし、該P+型シリコン層をエッチング停止層として用いる方法がある。この方法では、まずこのシリコン薄膜層202内に拡散層202aや電極（図示せず）等を形成する。そして前記と同様にして、表面をレジストRで被覆すると共に表面をレジストRのパターンで被覆した後、第5図(b)に示す如く裏面側からエッチング停止層としてのP+型シリコン層201が露出するまでエッチングを続行するという方法がとられる。

しかしながら、この方法でも、P+シリコン層とn型シリコン基板とのエッチング選択比はせいぜい10~20程度であるため、エッチング時間の許容度が小さい。また、P型シリコン層の成膜時に、オートドーピングによりシリコン基板表面に不純物が拡散し、P型シリコン層とn型シリコン基板との界面が移動し、これもエッチングによるダイヤフラムの厚さにムラを生じる原因となる。

更に、電気的にエッチングレートを設定しコントロールする方法も提案されているが、被覆が

そして、この後、水酸化カリウム（KOH）をエッチング液として使用して、シリコン基板を裏面側からエッチングし、ダイヤフラムとしての肉部を形成する。（第4図(b)）

ここでこのダイヤフラムの厚さは圧力センサの性能を大きく左右するものであるため、エッチング精度を高めるためにいろいろな工夫がなされている。

例えば、使用するエッチング液に対するエッチングレートに基づき、エッチング時間を算出してこれに従ってエッチング量（深さ）をコントロールする方法がある。

この方法では、出発材料としてのシリコン基板の厚さムラや、エッチング液の劣化等により、ダイヤフラムとなる肉部の厚さを精確良く形成するのは困難であった。

また、第5図(a)に示す如く、n型シリコン基板200の表面にP+型シリコン層201を形成した後、（i型の）シリコン薄膜層202をエピタキシャル成長せしめることによって形成した

被覆であるため量産性に欠ける上、複雑な形状のパターンを形成することは不可能である。

本発明は、前記実情に鑑みてなされたもので、寸法精度良くシリコンの肉部を形成することを目的とする。

#### （問題点を解決するための手段）

そこで本発明では、シリコン基板表面に、窒化膜又は酸化膜を形成した後、所望の厚さのシリコン薄膜層を形成したものを出発材料とし、前記窒化膜又は酸化膜をエッチング停止層として異方性エッチングにより前記シリコン基板を裏面側から選択的に除去し所望の形状のシリコンの肉部を形成するようにしている。

#### （作用）

例えば窒化シリコン膜（Si<sub>3</sub>N<sub>4</sub>）、窒化ホウ素膜（BN）等は、水酸化カリウムをはじめとするシリコンの異方性エッチャントに対して、少なくとも300倍以上の選択比があるため、エッチング時間の余裕度が大きく、エッチャントに浸漬するだけで極めて容易に形成可能である。ま

た、エッチング停止層の膜厚を薄くすることが可能である。

更にまた、シリコン基板、窒化膜、シリコン薄膜の各界面はシャープであるため、極めて良い膜厚のシリコン薄膜および窒化膜からなる肉厚部が形成される。

#### (実施例)

以下、本発明の実施例について、図面を参照しつつ詳細に説明する。

第1図(a)乃至(d)は、本発明実施例の半導体圧力センサの製造工程について説明する。

まず、第1図(a)に示す如く、(100)方向に配向性を有する厚さ300μmのn型シリコン基板1上に、膜厚0.5μmの絶縁層としての第1の窒化シリコン膜2および膜厚10μmのシリコン薄膜層3を堆積せしめてなるSOI(silicon on insulator)基板4を用意する。なおこのシリコン薄膜層3は堆積後にアニールにより多結晶化されて形成したもので下地の(100)シリコン基板1の1部をシースとしており、同一の面方位を

有するようになっている。

次いで、第1図(b)に示す如く、熱酸化法により、前記SOI基板4の両面に膜厚0.5μmの第1の酸化シリコン膜5a、5bを形成する。

この後、フォトリソエッチングにより、第1図(c)に示す如く、前記SOI基板4の表面に基微用の窓Wを穿孔し、該窓Wを介してボロン(B)拡散を行ない、ドライブイン(酸化雰囲気中での熱処理)工程を経て、圧圧抵抗層としてのP型拡散層6を形成する。このとき表面には第2の酸化シリコン膜7が形成されている。

続いて、CVD法により第1図(d)に示す如く、SOI基板4の表面および裏面に第2の窒化シリコン膜8a、8bを堆積し、更に、フォトリソエッチングにより表面側の窒化シリコン膜8aに対し、コンタクトホールHを穿孔する。

更に、電子ビーム蒸着法により、アルミニウム薄膜を形成し、これをフォトリソエッチングによりパターンニングし、配線パターン9を形成する。(第1図(e))

このようにして、表面に、圧圧抵抗層6および配線パターン9を形成した後、フォトリソエッチングにより、SOI基板の両面側の第1の酸化シリコン膜5bおよび第2の酸化シリコン膜8bをパターンニングする。(第1図(f))

そして最後に、この第1の酸化シリコン膜および第2の酸化シリコン膜のパターンをマスクとして、水酸化カリウム液による異方性エッチングを行ない、前記第1の酸化シリコン膜2を露出せしめ、第1図(g)に示す如く、厚さ10μmのダイヤフラムとしての肉厚部10を形成し、半導体圧力センサが完成する。

ここで(第1の)酸化シリコン膜に対するn型シリコン基板1と水酸化カリウムに対するエッチング選択比は300倍以上であるため、第1の酸化シリコン膜が良好なエッチング停止層として働く。従ってエッチング時間を厳密に制御することなく、容易に再現性良く、高精度(±1μm)に厚さをコントロールしたダイヤフラムを具えた半導体圧力センサを得ることができる。

また、エッチング停止層として用いられる(第1の)酸化シリコン膜は、n型シリコン基板1およびシリコン薄膜層3との界面が極めてシャープである上、エッチング選択比が高いため薄くても充分であり、センサ特性を高めることが可能である。また肉厚部の厚さも均一である。更にまた、SOI基板をそのまま出発材料として使うことができ製造が極めて容易である。

なお、実施例では、SOI基板の絶縁層として酸化シリコン膜を用いたがこの他窒化ホウ素膜等の窒化膜、酸化シリコン膜等の酸化膜を用いてもよい。ちなみに、酸化シリコン膜は、シリコンの異方性エッチングに用いられるエッチャントに対してエッチング速度が1/20以下である。

また、エッチャントとしては、水酸化カリウムに限定されることなく、他のエッチャントを用いてもよいことはいうまでもない。

加えて、実施例では、半導体圧力センサについて説明したが、これに限定されるものではなく、第2図(a)および(b)に示す如くカンチレバ

一、ビーム等の形成をはじめ、表面からもエッチングし、酸化膜、窒化膜のみをビーム状、アリッジ状に現すこともできる等の半導体デバイスについても適用可能であることはいうまでもない。

〔効果〕

以上説明してきたように、本発明によれば、シリコン薄膜部を形成するに際し、シリコン基板上に絶縁層としての窒化膜又は酸化膜を介してシリコン薄膜の形成されたSOI基板を出発材料とし、これを基板側から前記窒化膜又は酸化膜をエッチング停止層として露光性エッチングにより選択的にエッチングするようにしているため、再現性良く、高精度の厚さのシリコン薄膜部を形成することが可能となる。

4. 図面の簡単な説明

第1図(a)乃至(d)は、本発明実施例の半導体圧力センサの製造工程図、第2図(a)および(b)は、本発明の方法の他の適用例を示す図、第3図は、通常の半導体圧力センサの構造例を示す図、第4図(a)(b)および第5図(a)

(b)は夫々、従来のダイヤフラム（膜内部）の形成工程を示す図である。

101…ダイヤフラム、101a…孤版（抵抗）  
例、R…レジスト、200…n型シリコン基板、  
201…P+型シリコン層、202…シリコン薄膜部、  
202a…酸化膜、1…n型シリコン基板、  
2…第1の窒化シリコン膜、3…シリコン薄膜部、  
4…SOI基板、5a、5b…第1の酸化シリコン膜、  
6…P型抵抗層（感圧抵抗層）、7…第2の窒化シリコン膜、  
8a、8b…第2の窒化シリコン膜、  
9…配線パターン、10…肉部部。

出版人代理人 木村 高 久

